

4.0 Der Atmel AT89LPx052 Mikrocontroller

Die ersten beiden Derivate der Atmel LP Familie sind der AT89LP2052 und der AT89LP4052 in verschiedenen Gehäusevarianten mit 2 Kbytes bzw. 4 KBytes Flash.

Gegenüber den pinkompatiblen Vorgängern AT89C2051 and AT89C4051 besitzt der Mikrocontroller, neben der reduzierten Stromaufnahme und der Single-Cycle- Corelogic weitere Funktionalitäten.

Im Wesentlichen sind dieses die Integration einer erweiterten SPI Schnittstelle mit Slave Signal Unterstützung an Port 1, Frequenzerzeugung mit Pulsbreiteneinstellung (PWM), erweiterte Funktionen für die full duplex serielle Schnittstelle, 256*8bit RAM und erweiterte Portfunktionen (Quasi-bidirectional, Input, Push-pull Output, und Open-drain Modies). Diese Funktionen werden durch erweiterte SFR (Special Function Register) unterstützt.

PWM nennt man die Modulation eines Rechtecksignals in seinem Tastverhältnis bei konstanter Frequenz. PWM ist im Deutschen auch unter Pulsbreitenmodulation (PBM) bekannt. PWM Funktionalitäten können für die Steuerung von Elliptecmotoren oder LED's eingesetzt werden.

Die serielle Schnittstelle unterstützt in Mode 2 und Mode 3 eine Multiprozessor Kommunikation.

Das 9 Datenbit befindet sich in RB8 des SCON Registers und kann einen seriellen Interrupt (RI) auslösen. Ist das 9te Bit gesetzt (RB8=1) dann kennzeichnet dieses eine Adresse. Diese Möglichkeit der 'Automatic Address Recognition' muss durch SM2 im SCON Register aktiviert werden. Bei einem Adressbyte ist das 9te bit also eine 1 bei einem Datenbyte eine 0.

Der Master schickt nun zunächst die Adresse als Rundruf an alle Slaves (Braodcast Adress) um einen der Slaves anzusprechen. Wenn beim Slave SM2 = 1 ist wird dieser im laufenden Betrieb bei einem Datenbyte nicht unterbrochen.

Ein Adressbyte führt bei allen Slaves zu einem Interrupt. Diese können dann jeweils kontrollieren ob Sie betroffen sind. Nicht betroffene Slaves setzen das SM2 Bit. Der betroffene Slave löscht das SM2 Bit und bereitet sich auf den Datenempfang vor.

Mit den Möglichkeiten mehrerer Prozessoren an einem Bus könnte der RS485 Bus in Frage kommen. Als Treiber könnten z.B. der MAX485 (mit maximal 32 Teilnehmern) oder der LTC485 eingesetzt werden. Für die Umschaltung von Senden und Empfangen muss, für eine bidirektionale Kommunikation, ein weiterer Ausgang des Mikrocontrollers verwendet werden.

Die Erweiterungen bedeuten gleichzeitig Anpassungen von bestehender AT89Cx051 Software. Z.B. müssen die Ausgänge korrekt konfiguriert und die Teiler für die serielle Kommunikation angepasst werden.

4.1 Blockschaubild des Atmel AT89LPx052

Der Atmel LP Mikrocontroller besitzt intern einen Datenspeicher von 256 Bytes und weitere 128 Bytes I/O Speicher für die Special Function Register (SFR) wie z.B. Ports, Timer oder Accumulator. Die ersten 128 Bytes des Datenspeichers (Adressen 0-7FH) und die 128 Bytes des weiteren I/O Speichers (Adressen 80-FFH) können direkt adressiert werden. Der Datenspeicher der zweiten 128 Bytes (ebenfalls mit den Adressen 80-FFH) können nur durch indirekte Adressierung erreicht werden.

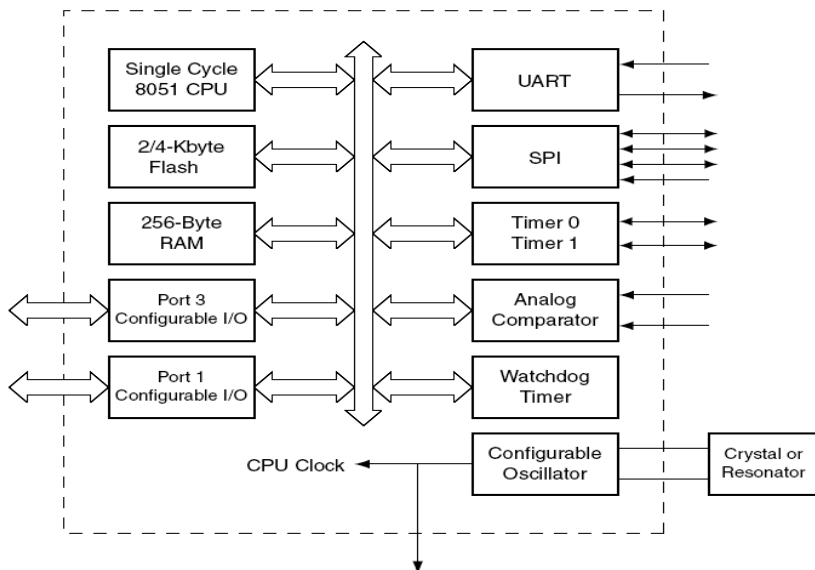


Bild: Blockschaubild des Atmel Mikrocontrollers

4.2 Die I/O Ports des Atmel AT89LPx052

Alle 15 Port Pins können individuell in einem der vier folgenden Konfigurationen eingestellt werden:

1. Quasi-bidirektional

Dieser Mode entspricht dem Standard 8051 Port Mode. Ein Port Pin kann ohne neue Konfiguration gleichzeitig Ein- und Ausgang sein. Der Pulldown Mode (logisch 0) wird intern durch einen leistungsstarken FET bestimmt, der den maximal zulässigen Strom treiben kann.

Drei Pullup FETs werden je nach Situation am Pin wirksam. Der erste FET wird z.B. wirksam wenn das Register für den Pin mit einer 1 programmiert wurde aber extern auf logisch 0 gehalten wird und reduziert dabei den Strom entsprechend auf wenige μA . Der zweite FET ist für die Standard Situation, also für eine logische 1 am Pin mit geringem Strombedarf zuständig. Der dritte FET ist der leistungsstärkste und wird beim einem Wechsel von logisch 0 auf 1 für einen Taktzyklus aktiv. Dadurch wird auch bei einer kapazitiven Belastung des Port Pins ein schneller Zustandswechsel erreicht.

Wird das Port Register in diesem bidirektionalen Mode auf 0 gesetzt dann wird beim Lesen immer eine 0 zurückgegeben. Möchte man einen Port Pin als Eingang nutzen, dann ist dieser mit einer logischen 1 zu programmieren. Eine logische 0 am Eingang zeigt dann auch beim Lesen des Ports den externen Signalwechsel an.

2. Input-only Mode

Der Input Mode ist der Startzustand des Mikrocontrollers. Der Input Mode ist mit einem Schmitt Trigger versehen um den Störabstand des Eingangs zu verbessern. Bis auf die Port Pins 3.1 und 3.2 werden diese Schmitt Trigger im Power Down Fall deaktiviert.

3. Open Drain

Alle internen Pullup FET's sind abgeschaltet und nur der leistungsstarke Pulldown FET ist aktiv. Eine LED kann über einen Vorwiderstand nach +Vcc betrieben werden. Eine logische 0 wird dann die LED zum Leuchten bringen.

4. Push- Pull Output

Der Push Pull Output kann verwendet werden, wenn zusätzlich zum Open Drain höherer Strombedarf für eine logische 1 am einem PIN besteht und verwendet dazu den leistungsstärksten Pull Up FET.

Nach dem Reset sind alle Ports auf INPUT geschaltet.

4.3 Unterschiede zu den AT89Cx051 Bausteinen

Wie in der Einleitung angedeutet gibt es zu den bisherigen, pinkompatiblen AT89Cx051 Bausteinen in der neuen Atmel LP Familie einige technische Erweiterungen, die hier in Kürze im Vergleich zu den pinkompatiblen Vorgängern erläutert werden.

4.3.1. RAM des Mikrocontrollers

Das interne SRAM der AT89LPx052 Familie beträgt 256 Bytes. Die oberen 128 Bytes können nur über eine indirekte Adressierung erreicht werden. Externes RAM wird nicht unterstützt.

4.3.2. Single Cycle Corelogic

Der AT89LPx052 besitzt bis zu 12-fache Geschwindigkeit gegenüber dem Vorgänger. Viele Befehle werden in einen Taktzyklus, statt 12 Taktzyklen abgearbeitet.

Codebeispiele:

Befehl	LPx052	Cx051
NOP	1 Zyklus	12 Zyklen
MOV Rn,#data	2 Zyklen	24 Zyklen
CJNE	4 Zyklen	24 Zyklen

4.3.3. Serielle und parallele Flash Programmierung

Der interne Flash Speicher, sowie einige weitere Funktionen, können über die 4 Pins der SPI Schnittstelle programmiert werden. Es können dabei die gleichen Befehle wie bei der parallelen Programmierung verwendet werden.

Bei der Programmierung wird ein 32-byte Fast Page Modus unterstützt, wobei die 32 Bytes auch aus einem vorher gefüllten Buffer kommen können.

Für die parallele Programmierung wird kein externer Oszillator benötigt; für die serielle Programmierung scheinbar ebenfalls nicht, obwohl dieses derzeit nicht explizit in der vorläufigen Atmel Dokumentation aufgeführt wird.

4.3.4. 32-Bytes Benutzer Signatur

Bei der Programmierung stehen 32 Bytes für eine Benutzersignatur zur Verfügung.

4.3.5. Konfigurierbare I/O PINS

Alle 15 Port Pins können individuell in einem der vier folgenden Konfigurationen eingestellt werden:

1. Quasi-bidirektional, vergleichbar mit 8051 Ports
2. Input-only Mode
3. Open Drain, alle internen Pull up FET'S sind abgeschaltet.
4. Push-pull Output, welcher verwendet werden kann wenn höherer Strombedarf am einem PIN besteht.

Nach dem Reset sind alle Ports auf INPUT geschaltet. Daher sollte man ggf. sofort zu Beginn der Programmierung die Ports z.B. auf bidirektional einstellen:

```
MOV 0C2H,#00H ;Set P1M0
MOV 0C3H,#00H ;Set P1M1
MOV 0C6H,#00H ;Set P3M0
MOV 0C7H,#00H ;Set P3M1
```

4.3.6. Vier Interrupt Prioritäten

Jeder Interrupt kann im Interrupt Priority (IP) Register zusammen mit dem Interrupt Priority High (IPH) Register auf eine von vier Prioritäten gesetzt werden.

4.3.7. Zwei 16-bit Timer mit 8-bit PWM

Die Timer zählen mit jedem Takt und nicht mit jedem 12ten Taktzyklus.

Timer 1 - Mode 0 kann als 9 bis 16 Bit Timer eingesetzt werden; beim Vorgänger nur als 13-bit Timer.

Für eine 8 Bit Pulsbreitenmodulation können die beiden Timer unabhängig voneinander eingesetzt werden. Je nach Timer Mode ist dann die maximale PWM Frequenz $Taktfrequenz/256$ oder $Taktfrequenz/512$.

4.3.8. SFRs - Special Function Register

Die erweiterten Funktionen werden über die erweiterten SFR's angesprochen.

4.3.9. Baud Raten der seriellen Schnittstelle

Da die Timer mit voller Taktfrequenz arbeiten müssen die Werte für die Baudrate anders eingestellt werden:

Baudrate	LPx052	Cx051
19,2K (SMOD=1)	THx, TLx	THx, TLx
9600 (SMOD=0)	DCH	FDH
4800	DCH	FDH
	B8H	FAH

Erweiterungen wie Powerdown, Burn Out Detector oder erweitertem, seriellen Mode finden Sie in den Atmel Spezifikationen.